

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **11-330340**

(43)Date of publication of application : **30.11.1999**

(51)Int. Cl.

H01L 23/50

C22C 13/02

C23C 28/02

C25D 5/10

C25D 7/12

(21)Application number : **10-139484**

(71)Applicant : **HITACHI LTD**

(22)Date of filing : **21.05.1998**

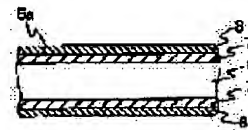
(72)Inventor : **OKUDAIRA HIROAKI
INABA KICHIJI**

(54) SEMICONDUCTOR DEVICE AND MOUNTING STRUCTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent cracks from occurring in a lead, by a method wherein a lead is possessed of a lower plating film of tin or tin-bismuth alloy, an upper plating film of tin-bismuth alloy which is higher in bismuth content than the lower plating film, and both films are formed on the surface of the lead base material of the lead.

SOLUTION: A lower plating film 7 is formed of tin whose bismuth content is 0 to 1 wt.% or tin-bismuth alloy, whereby cracks are prevented from occurring in a lead when the lead is bent in a lead forming process, and the lead is prevented from deteriorating in wettability. An upper plating film 8 is formed of tin-bismuth alloy which is 1 to 10 wt.% in bismuth content, whereby an electrical short circuit can be prevented from occurring between leads which are narrow in space between them and easy to produce whiskers, cracks are prevented from occurring in the leads when the leads are bent in a lead forming process, and the leads are prevented from deteriorating in wettability. Moreover, A lead can be plated with lead-free solder which is excellent in corrosion resistance and harmless.



LEGAL STATUS

[Date of request for examination] 27.06.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The semiconductor device characterized by having and forming the lower layer plating layer which becomes the front face of a lead base material from a tin or tin-bismuth alloy about the aforementioned lead, and the upper plating layer which consists of a tin ***** alloy which has a bismuth content bigger than the bismuth content in this lower layer plating layer in the semiconductor device which has the lead by which bending molding was carried out.

[Claim 2] The semiconductor device characterized by having and forming the upper plating layer with which a bismuth content serves as the lower layer plating layer with which a bismuth content becomes the front face of a lead base material from a 0 - 1wt% tin or tin-bismuth alloy from a 1 - 10wt% tin ***** alloy in the aforementioned lead in the semiconductor device which has the lead by which bending molding was carried out.

[Claim 3] The semiconductor device according to claim 1 or 2 with which thickness of the aforementioned lower layer plating layer is characterized by the thickness of the aforementioned upper plating layer being 1-12 micrometers by 1-14 micrometers.

[Claim 4] The semiconductor device according to claim 1 or 2 with which thickness of the aforementioned lower layer plating layer is characterized by the thickness of the aforementioned upper plating layer being 1-9 micrometers by 1-9 micrometers.

[Claim 5] The semiconductor device according to claim 1, 2, 3, or 4 characterized by preventing occurrence of a crack and a whisker in the aforementioned two-layer plating layer.

[Claim 6] A semiconductor device the claims 1 or 2 characterized by giving copper plating of a 1-10-micrometer thickness in the front face of the aforementioned lead base material, 3 or 4, or given in five.

[Claim 7] The package structure of the semiconductor device characterized by having carried out the soldered joint of two or more aforementioned leads to the electrode on a substrate, and mounting the semiconductor device equipped with two or more leads which have the lower layer plating layer which consists of a tin or tin-bismuth alloy, and the upper plating layer which consists of a tin ***** alloy which has a bismuth content bigger than the bismuth content in this lower layer plating layer, and by which bending molding was carried out in the front face of a lead base material.

[Claim 8] The package structure of the semiconductor device characterized by having carried out the soldered joint of two or more aforementioned leads to the electrode on a substrate, and mounting the semiconductor device equipped with two or more leads which have the lower layer plating layer with which a bismuth content consists of a 0 - 1wt% tin or tin-bismuth alloy, and the upper plating layer with which a bismuth content consists of a 1 - 10wt% tin ***** alloy, and by which bending molding was carried out in the front face of a lead base material.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to the semiconductor device which forms in the front face of a lead base material the two-layer plating layer which does not contain lead, and has the lead by which bending molding was carried out.

[0002]

[Description of the Prior Art] In the so-called packaging process, after semiconductor devices, such as IC and LSI, fix on a leadframe, wirebonding etc. connects with a leadframe electrically and the mould of them is further carried out with a mould resin. and -- the lead exposed to the outside of a mould resin in order to connect using an external circuit, solder, etc., such as a substrate, -- mainly -- lead -- 10 - 40wt% -- the included tin-lead alloy and the so-called lead solder plating are performed, and after that, a lead is cut from a frame, and is bent and fabricated by the predetermined configuration. Thus, as for the plating to a lead, properties, such as a solder wettability, thermal resistance, whisker-proof nature, adhesion, bending nature, and corrosion resistance, are demanded. However, lead solder plating satisfies all of these demand properties, and is widely used for the present product.

[0003]

[Problem(s) to be Solved by the Invention] The environmental pollution by lead poses the big problem in the environmental problem in recent years. If the acid ambient atmosphere, such as acid rain, **s when it is used widely, these are formed into shredder dust as eccrisis and it is discarded by the outdoors as a cementing material of electrical parts, such as home electronics and autoparts, about lead solder, the lead in solder being eluted and polluting an underground water will have posed the problem. Then, a development of the so-called lead free solder which does not contain lead is furthered, and lead free solder, such as an Sn-Ag-Bi system and an Sn-Zn-Bi system, is developed. furthermore, a development of the lead free solder plating corresponding to lead free solder is also furthered, as a plating layer material, it is alike and palladium, the tin-zinc alloy (JP,4-212443,A), the tin-silver alloy, the tin ***** alloy, etc. are mentioned. However, as for these alloy-plating layers, all have a big technical problem. Palladium is inapplicable to 42 alloys which are the mainstream of lead material in respect of corrosion resistance. A tin-zinc alloy is [that it is easy to oxidize] inferior in a wettability, and a whisker also tends to generate it. A front face discolours a tin-silver alloy blue by heating, and a wettability falls. A tin ***** alloy is hard, and since it is brittle, when a lead is bent in the forming cycle of the above-mentioned semiconductor device, a crack produces it on a plating layer. Therefore, if it lets a heating process pass after bending a lead, a lead front face will oxidize and a wettability will fall. Moreover, corrosion resistance also falls. Thus, since any tin alloy has a big technical problem, it cannot use as an alternative plating layer of the conventional tin-lead alloy.

[0004] moreover, a Toshiba technical public presentation collection -- performing Sn plating or Sn alloy plating to a lead base material fraction as a substratum plating fraction, and performing 2 yuan or more alloy platings (for example, SnAg, SnZn, SnBi, etc.) to a surface plating fraction with Sn base is indicated by VOL.15-62, the issue number 97-0647, the 61st page, and the 62nd page (issue-date:1997-9-29) However, it is not taken into consideration about losing occurrence of a crack or a whisker.

[0005] It is in offering the semiconductor device which could be made to carry out a soldered-joint package by high-reliability, and its package structure, without the purpose of this invention preventing occurrence of a crack, not having a fall of a wettability using lead free solder plating, that the technical problem of the above-mentioned conventional technique should be solved, realizing the semiconductor device with the high reliability which has the lead which was moreover excellent in whisker-proof nature, corrosion resistance, etc., and which was bent and fabricated, and reducing a wettability to a substrate.

[0006]

[Means for Solving the Problem] It is characterized by this invention having and forming the lower layer plating layer which becomes the front face of a lead base material from a tin or tin-bismuth alloy about the aforementioned lead, and the upper plating layer which consists of a tin ***** alloy which has a bismuth content bigger than the bismuth content in this lower layer plating layer in the semiconductor device which has the lead by which bending molding was carried out, in order to attain the above-mentioned purpose. Moreover, it is characterized by this invention having and forming the upper plating layer with which a bismuth content serves as the lower layer plating layer with which a bismuth content becomes the front face of a lead base material from a 0 - 1wt% tin or tin-bismuth alloy from a 1 - 10wt% tin ***** alloy in the aforementioned lead in the semiconductor device which has the lead by which bending molding was carried out.

[0007] Moreover, in the aforementioned semiconductor device, the thickness of the aforementioned lower layer plating layer is 1-14 micrometers, and this invention is characterized by the thickness of the aforementioned upper plating layer being 1-12 micrometers, when thickness of a two-layer plating layer is set to 10**5 micrometers. Moreover, in the aforementioned semiconductor device, the thickness of the aforementioned lower layer plating layer is 1-9 micrometers, and this invention is characterized by the thickness of the aforementioned upper plating layer being 1-9 micrometers, when thickness of a two-layer plating layer is set to about 10 micrometers. Moreover, in the aforementioned semiconductor device, the thickness of the aforementioned lower layer plating layer is 1-4 micrometers, and this invention is characterized by the thickness of the aforementioned upper plating layer being 1-4 micrometers, when thickness of a two-layer plating layer is set to about 5 micrometers. Moreover, in the aforementioned semiconductor device, the thickness of the aforementioned lower layer plating layer is 4-14 micrometers, and this invention is characterized by the thickness of the aforementioned upper plating layer being 1-11 micrometers, when thickness of a two-layer plating layer is set to about 15 micrometers. Moreover, this invention is characterized by preventing occurrence of a crack and a whisker in the aforementioned two-layer plating layer in the aforementioned semiconductor device.

[0008] While occurrence of a crack is prevented by making a bismuth content into less than [1wt%] in a lower layer plating layer especially and occurrence of a whisker is prevented by carrying out a bismuth content more than 1wt% in the upper plating layer, it is in preventing occurrence of a crack by making it less than [10wt%].

[0009] Moreover, this invention is characterized by giving copper plating of a 1-10-micrometer thickness in the front face of the aforementioned lead base material in the aforementioned semiconductor device. Moreover, this invention is the package structure of the semiconductor device characterized by having carried out the soldered joint of two or more aforementioned leads to the electrode on a substrate, and mounting the semiconductor device equipped with two or more leads which have the lower layer plating layer which consists of a tin or tin-bismuth alloy, and the upper plating layer which consists of a tin ***** alloy which has a bismuth content bigger than the bismuth content in this lower layer plating layer, and by which bending molding was carried out in the front face of a lead base material.

[0010] Moreover, this invention is the package structure of the semiconductor device characterized by having carried out the soldered joint of two or more aforementioned leads to the electrode on a substrate, and mounting the semiconductor device equipped with two or more leads which have the lower layer plating layer with which a bismuth content consists of a 0 - 1wt% tin or tin-bismuth alloy, and the upper plating layer with which a bismuth content consists of a 1 - 10wt% tin ***** alloy, and by which bending molding was carried out in the front face of a lead base material. Moreover, this invention is characterized by obtaining the smooth tin-***** plating front face which impresses a pulse-like current wave form and has neither a wen-like precipitation nor a mustache-like precipitation.

[0011] As explained above, according to the aforementioned configuration, there was no fall of the wettability accompanied by occurrence of the crack by bending at the time of lead forming, and there was also no occurrence of a whisker, and it was enabled to manufacture the semiconductor device excellent in corrosion resistance etc., and its package structure. Moreover, according to the aforementioned configuration, the smooth plating front face which has neither a wen-like precipitation nor a mustache-like precipitation by application of pulse-like current wave type in the two-layer plating of a tin-bismuth with which a bismuth content is different can be obtained, moreover the plating in high current density called 5-30A/dm² is attained, and large compaction of plating time can be realized.

[0012]

[Embodiments of the Invention] The gestalt of operation of the semiconductor device concerning this invention and its package structure is explained using drawing. It is the outline block diagram showing the whole gestalt of operation of the semiconductor device concerning this invention in drawing 1 . After fixing the semiconductor devices 1, such as IC and LSI, on the leadframe (lead base material) 2 by which copper plating with a thickness of 1-10 micrometers was given to 42 alloys a semiconductor device and whose coefficient of thermal expansion are the set iron-nickel alloys, or the front face of those, a semiconductor device connects the electrode of a semiconductor device 1 with a leadframe electrically by wirebonding 3 etc., and the resin seal of it is carried out with the mould resin 4, and it is manufactured. And the leadframe (lead base material) 6 exposed to the outside of the mould resin 4 is received. A degreasing, after carrying out pickling processing, as a pulse-like current wave form is impressed and it is shown in the drawing 2 and the drawing 3 using the plating liquid which consists of an organic acid, organic-acid tin, an organic-acid bismuth, and an additive The lower layer plating layers (thickness is 1-14 micrometers) 7 and 9 with which a bismuth content becomes a front face from a 0 - 1wt% tin or tin-bismuth alloy, and the upper plating layers (thickness is 1-12 micrometers) 8 and 10 with which a bismuth content consists of a 1 - 10wt% tin ***** alloy are galvanized. Then, leads 5a and 5b are cut from a frame, and are bent, fabricated and formed in a predetermined configuration. The semiconductor device concerning this invention will be completed by the above. Thus, using an electrode, lead free solder, etc. which were prepared in external circuits, such as a substrate, the soldered joint (soldered joint) of the lead 5 of the completed semiconductor device will be carried out, and it will be mounted.

[0013] The case where it is the two-layer structure of the lower layer tinning layer (thickness is 1-9 micrometers when two-layer thickness is set to about 10 micrometers) 7, and the upper tin-bismuth-alloy plating layer (thickness is 1-9 micrometers when two-layer thickness is set to about 10 micrometers) 8 is shown in drawing 2 on the front face of the lead base material 6. The lower layer tin-bismuth-alloy plating layer 9 with the low (less than [1wt%]) bismuth content which a crack seldom generates in the front face of the lead base material 6 in drawing 3 (when two-layer thickness is set to about 10 micrometers, thickness is 2-9 micrometers), The case where it is the two-layer structure with the upper tin-bismuth-alloy plating layer (thickness is 1-8

micrometers when two-layer thickness is set to about 10 micrometers) 10 which bismuth content is higher than it (more than 1wt%), and a whisker does not generate is shown.

[0014] As lower layer plating layers 7 and 9, when a bismuth content consists of a 0 - 1wt% tin or tin-bismuth alloy bending at the time of lead forming (a bend radius is about 0.25mm actually 0.15mm. the bend radius of specification is the same as that of the thickness of a lead base material --) When occurrence of the crack to depend is prevented, a fall of a wettability can be lost and a bismuth content consists of a 1 - 10wt% tin ***** alloy as upper plating layers 8 and 10 Since it is easy to carry out whisker occurrence, the electric shunt by whisker occurrence is prevented also with a narrow lead of a spacing. And occurrence of the crack by bending at the time of lead forming can be prevented, a fall of a wettability can be lost, and lead free solder plating without the damage which has the further excellent corrosion resistance can be performed. That is, if the upper tin ***** plating layers 8 and 10 containing the bismuth more than a constant rate (1wt%) are formed on the tin of a lower layer, or the tin-bismuth-alloy plating layers 7 and 9, since a bismuth has the operation which prevents occurrence of a whisker like lead, occurrence of the whisker by the plating layers 7 and 9 of a lower layer can be prevented. Moreover, even if a crack occurs on the upper tin ***** plating layers 8 and 10 at the time of bending of a lead, it stops only by the upper tin ***** plating layers 8 and 10, and the plating layers 7 and 9 of a lower layer are not reached. Therefore, after bending a lead, even if it lets a heating process pass, a lead front face oxidizes and a wettability does not fall. Moreover, since a crack does not arrive at the front face of the lead base material 6, corrosion resistance does not fall.

[0015] Although it will be hard coming to generate a whisker if it becomes easy to generate a opposite side whisker and 1% is exceeded, although a crack seldom generates a tin ***** plating layer when bismuth content is 1% or less, it becomes easy to generate a crack abruptly. Therefore, what is necessary is to form tin of 1% or less of bismuth content, or the tin ***** plating layers 7 and 9 in a lower layer, and just to form the tin ***** plating layers 8 and 10 of 1% or more of bismuth content in the upper layer. The base material of a leadframe does not restrict the thing which gave copper plating, or especially a copper alloy to 42 alloys which are iron-nickel alloys, or 42 alloys, either. Moreover, although a direct current or a pulse is sufficient as the current wave form for plating, it is effective to impress pulse-like current wave type to tin ***** plating, and the smooth plating front face without a wen-like precipitation, a mustache-like precipitation, etc. is obtained, and the plating in big current density called 5-30A/dm² of it is attained, and it can aim at compaction of plating time. . The square wave of pulse shape is good, although the resistance welding time and the quiescent time are good at the value arbitrarily chosen out of for 0.001 seconds - 10 seconds, especially the resistance welding time and the quiescent time are 0.01 seconds - 1 second, and it is desirable that the ratios of the resistance welding time and the quiescent time are 0.2-0.8.

[0016] Next, the example of an experiment about the lead free solder two-layer plating membrane structure concerning this invention is explained.

[0017]

[Example 1] The tinning was performed using the plating liquid which consists of a 100g [l.] sulfuric acid, the sulfuric-acid first 60g [l.] tin, and a 30ml [l.] additive the test sample which put in a row the-ten lead with the width of face of 3mm which makes 42 alloys a base material, a length [of 15mm], and a thickness of 0.15mm after carrying out pickling processing, a degreasing and. It is a room temperature and current density 2A/dm². Then, tin-bismuth plating was performed using the plating liquid which consists of an organic acid, organic-acid tin (tin concentration of 55g/l.), an organic-acid bismuth (bismuth concentration of 4.7g/l.), and a 30ml [l.] additive. It is 40 degrees C of solution temperature, and current density 10A/dm². since about 10 in all**5 micrometers of both are desirable, a plating thickness is set to about 10 micrometers -- as (Table 1) -- it considered as the combination which is shown The sample which plating ended was separated to the lead per, and the following evaluations were performed. 90 degree bending test was performed using 0.15mm of bend radius, and the 0.25mm bending fixture, and the occurrence status of the crack of the bending section was observed under the microscope. Subsequently, the sample was heated at 150 degrees C for 168 hours, and the dipping method estimated the wettability. Moreover, the occurrence status of a whisker after leaving it by the environment of the temperature of 85 degrees C and 85% of humidity for 336 hours was observed under the microscope. The result is as being shown in (Table 1).

[0018]

[Table 1]

(表 1)

No.	めっき厚(μm)		曲げ半径 0.15 mm			曲げ半径 0.25 mm		
	Sn-Bi	Sn	クラック	濡れ性	欠陥	クラック	濡れ性	欠陥
1	0.5	8.5	○	○	×	○	○	×
2	1	8	○	○	○	○	○	○
3	2	8	○	○	○	○	○	○
4	4	6	○	○	○	○	○	○
5	5	6	○	○	○	○	○	○
6	6	4	○	○	○	○	○	○
7	8	2	○	○	○	○	○	○
8	9	1	×	×	○	×	○	○
9	9.5	0.5	×	×	○	×	×	○

[0019] In addition, 0.15mm of bend radius is the same specification value as the thickness of a base material. 0.25mm of bend radius shows the bend radius of an actual product. At the time of 0.15mm of bend radius, a whisker occurs and the fall of the wettability by the crack was seen by 1 micrometer or less of tinning thicknesses at 0.5 micrometers of tin-bismuth plating thicknesses as shown in (Table 1). Therefore, a tin-bismuth is [1-8 micrometers and the tin of the desirable plating thickness in this case] 2-9 micrometers. Although there is occurrence of a crack when a tin-bismuth is 9 micrometers at the time of 0.25mm of bend radius, a tin-bismuth is [1-9 micrometers and the tin of a desirable plating thickness] 1-9 micrometers from a wettability being good.

[0020]

[Example 2] Tin and tin-bismuth plating was performed and evaluated like the example 1 to the test sample which makes 42 alloys a material. A plating thickness is about 5 micrometers in the both sum. The result is as being shown in (Table 2).

[0021]

[Table 2]

(表 2)

No.	めっき厚(μm)		曲げ半径 0.15 mm			曲げ半径 0.25 mm		
	Sn-Bi	Sn	クラック	濡れ性	欠陥	クラック	濡れ性	欠陥
1	0.5	4.5	○	○	×	○	○	×
2	1	4	○	○	○	○	○	○
3	2	3	○	○	○	○	○	○
4	3	2	○	○	○	○	○	○
5	4	1	×	×	○	×	○	○
6	4.5	0.5	×	×	○	×	×	○

[0022] At the time of 0.15mm of bend radius, a whisker occurs and the fall of the wettability by the crack was seen by 1 micrometer or less of tinning thicknesses at 0.5 micrometers of tin-bismuth plating thicknesses as shown in (Table 2). Therefore, a tin-bismuth is [1-3 micrometers and the tin of the desirable plating thickness in this case] 2-4 micrometers. Although there is occurrence of a crack when a tin-bismuth is 4 micrometers at the time of 0.25mm of bend radius, a tin-bismuth is [1-4 micrometers and the tin of a desirable plating thickness] 1-4 micrometers from a wettability being good.

[0023]

[Example 3] Tin and tin-bismuth plating was performed and evaluated like the example 1 to the test sample which makes 42 alloys a material. A plating thickness is about 15 micrometers in the both sum. The result is as being shown in (Table 3).

[0024]

[Table 3]

(表3)

No.	めっき厚(μm)		曲げ半径0.15mm			曲げ半径0.25mm		
	Sn-Bi	Sn	クラック	濡れ性	ウレシ	クラック	濡れ性	ウレシ
1	0.5	14.5	○	○	×	○	○	×
2	1	14	○	○	○	○	○	○
3	3	12	○	○	○	○	○	○
4	5	10	○	○	○	○	○	○
5	7	8	○	○	○	○	○	○
6	10	5	○	○	○	○	○	○
7	12	3	×	○	○	○	○	○
8	13	2	×	×	○	×	×	○
9	14	1	×	×	○	×	×	○
10	14.5	0.5	×	×	○	×	×	○

[0025] By 0.5 micrometers of tin-bismuth plating thickness, a whisker occurs at the time of 0.15mm of bend radius as shown in (Table 3). Moreover, since the plating layer became thick, although a crack occurs by 3 micrometers or less of tinning thickness, it is that a fall of a wettability is seen from 2 micrometers. Therefore, a tin-bismuth is [1-12 micrometers and the tin of the desirable plating thickness in this case] 3-14 micrometers. A tin-bismuth is [1-12 micrometers and the tin of a desirable plating thickness] 3-14 micrometers from a crack occurring at the time of 0.25mm of bend radius, when a tin-bismuth is 2 micrometers, and a fall of a wettability being seen. In addition, also in the test sample which attached 1-10-micrometer copper plating to 42 alloys, and the test sample of a copper alloy, the same result as the above-mentioned examples 1-3 was obtained.

[0026]

[Example 4] After carrying out tin-bismuth plating of 0.3% of bismuth content to the test sample which makes 42 alloys a material like an example 1, the tin-bismuth plating of 5% of bismuth content was performed and evaluated on it. A plating thickness is about 10 micrometers in the both sum. The result is as being shown in (Table 4).

[0027]

[Table 4]

(表4)

No.	めっき厚(μm)		曲げ半径0.15mm			曲げ半径0.25mm		
	Sn-Bi上層	Sn-Bi下層	クラック	濡れ性	ウレシ	クラック	濡れ性	ウレシ
1	0.5	8.5	○	○	×	○	○	×
2	1	9	○	○	○	○	○	○
3	2	8	○	○	○	○	○	○
4	4	6	○	○	○	○	○	○
5	6	4	○	○	○	○	○	○
6	7	3	○	○	○	○	○	○
7	8	2	×	×	○	×	○	○
8	9	1	×	×	○	×	×	○

[0028] At the time of 0.15mm of bend radius, a whisker occurs in the 0.5 micrometers of the upper tin-bismuth plating thickness, and the fall of the wettability according [a tin-bismuth plating layer] to a crack compared with a tinning layer, in 2 micrometers or less of the tin-bismuth plating thickness of a lower layer since it is brittle was seen as shown in (Table 4). Therefore, the upper tin-bismuth is [1-7 micrometers and the tin-bismuth of a lower layer of the desirable plating thickness in this case] 3-9 micrometers. Although there is occurrence of a crack when the tin-bismuth of a lower layer is 8 micrometers at the time of 0.25mm of bend radius, the upper tin-bismuth is [1-8 micrometers and the tin-bismuth of a lower layer of a desirable plating thickness] 2-9 micrometers from a wettability being good.

[0029] Since the upper layer and a lower layer are tin-bismuth plating, when the plating of current density 10A/dm² of them is attained and they set the ratio of the resistance welding time of a pulse, and the quiescent time to 1 by application of a pulse current in this example, plating time required to galvanize 10 micrometers is good at 4 minutes.

[0030]

[Example 5] After carrying out tin-bismuth plating of 0.3% of bismuth content to the test sample which makes 42 alloys a material like an example 1, the tin-bismuth plating of 5% of bismuth content was performed and evaluated on it. A plating thickness is about 5 micrometers in the both sum. The result is as being shown in (Table 5).

[0031]

[Table 5]

(表 5)

No.	めっき厚(μm)		曲げ半径0.15mm			曲げ半径0.25mm		
	Sn-Bi上層	Sn-Bi下層	クラック	濡れ性	欠陥	クラック	濡れ性	欠陥
1	0.5	4.5	○	○	×	○	○	×
2	1	4	○	○	○	○	○	○
3	2	3	○	○	○	○	○	○
4	2.5	2.5	○	○	○	○	○	○
5	3	2	×	×	○	×	○	○
6	4	1	×	×	○	×	×	○

[0032] At the time of 0.15mm of bend radius, a whisker occurs and the fall of the wettability by the crack was seen at the 0.5 micrometers of the upper tin-bismuth plating thickness by 2 micrometers or less of the tin-bismuth plating thickness of a lower layer as shown in (Table 5). Therefore, the upper tin-bismuth is [1-2.5 micrometers and the tin-bismuth of a lower layer of the desirable plating thickness in this case] 2.5-4 micrometers. Although there is occurrence of a crack when the tin-bismuth of a lower layer is 2 micrometers at the time of 0.25mm of bend radius, the upper tin-bismuth is [1-3 micrometers and the tin-bismuth of a lower layer of a desirable plating thickness] 2-4 micrometers from a wettability being good.

[0033]

[Example 6] After carrying out tin-bismuth plating of 0.3% of bismuth content to the test sample which makes 42 alloys a material like an example 1, the tin-bismuth plating of 5% of bismuth content was performed and evaluated on it. A plating thickness is about 15 micrometers in the both sum. The result is as being shown in (Table 6).

[0034]

[Table 6]

(表 6)

No.	めっき厚(μm)		曲げ半径0.15mm			曲げ半径0.25mm		
	Sn-Bi上層	Sn-Bi下層	クラック	濡れ性	欠陥	クラック	濡れ性	欠陥
1	0.5	14.5	○	○	×	○	○	×
2	1	14	○	○	○	○	○	○
3	3	12	○	○	○	○	○	○
4	5	10	○	○	○	○	○	○
5	7	8	○	○	○	○	○	○
6	10	5	○	○	○	○	○	○
7	11	4	×	×	○	×	○	○
8	12	3	×	×	○	×	×	○
9	13	2	×	×	○	×	×	○

[0035] At the time of 0.15mm of bend radius, a whisker occurs and the fall of the wettability by the crack was seen at the 0.5 micrometers of the upper tin-bismuth plating thickness by 4 micrometers or less of the tin-bismuth plating thickness of a lower layer as shown in (Table 6). Therefore, the upper tin-bismuth is [1-10 micrometers and the tin-bismuth of a lower layer of the desirable plating thickness in this case] 5-14 micrometers. Although there is occurrence of a crack when the tin-bismuth of a lower layer is 4 micrometers at the time of 0.25mm of bend radius, the upper tin-bismuth is [1-11 micrometers and the tin-bismuth of a lower layer of a desirable plating thickness] 4-14 micrometers from a wettability being good.

[0036]

[Example 7] After making a tinning the test sample which makes 42 alloys a material like an example 1, bismuth content was changed on it, and tin-bismuth plating was performed and evaluated. Tin is [6 micrometers and the tin-bismuth of a plating thickness] about 4 micrometers. The result is as being shown in (Table 7).

[0037]

[Table 7]

(表7)

No.	Sn-BiのBi含有率(wt%)	曲げ半径0.15mm			曲げ半径0.25mm		
		クラック	濡れ性	ウレシ	クラック	濡れ性	ウレシ
1	0.5	○	○	×	○	○	×
2	1	○	○	○	○	○	○
3	3	○	○	○	○	○	○
4	6	○	○	○	○	○	○
5	8	○	○	○	○	○	○
6	10	○	○	○	○	○	○
7	11	×	×	○	○	○	○
8	12	×	×	○	×	×	○
9	13	×	×	○	×	×	○

[0038] At 0.5% of the bismuth content of the upper tin-bismuth plating, the whisker occurred as shown in (Table 7). Moreover, the fall of the wettability by occurrence of a big crack was seen more than at bismuth content 11wt% of a tin-bismuth plating layer at the time of 0.15mm of bend radius. Therefore, the bismuth content of the desirable tin-bismuth plating layer in this case is 1 - 10wt%. Bismuth content desirable [at the time of 0.25mm of bend radius] from a wettability being good to 11% of bismuth content is 1 - 11wt%.

[0039] In addition, although the tin whose plating thickness is a lower layer showed the example about 6 micrometers and whose upper tin-bismuth are about 4 micrometers by this example, the same result was obtained also in the desirable plating thickness domain shown in the above-mentioned examples 1-3.

[0040]

[Example 8] After carrying out tin-bismuth plating of 0.3% of bismuth content to the test sample which makes 42 alloys a material like an example 1, bismuth content was changed on it, and tin-bismuth plating was performed and evaluated. The tin-bismuth of a lower layer [thickness / plating] is / 6 micrometers and the upper tin-bismuth / about 4 micrometers. The result is as being shown in (Table 8).

[0041]

[Table 8]

(表8)

No.	上層のSn-BiのBi含有率(wt%)	曲げ半径0.15mm			曲げ半径0.25mm		
		クラック	濡れ性	ウレシ	クラック	濡れ性	ウレシ
1	0.5	○	○	×	○	○	×
2	1	○	○	○	○	○	○
3	3	○	○	○	○	○	○
4	5	○	○	○	○	○	○
5	7	○	○	○	○	○	○
6	9	○	○	○	○	○	○
7	10	×	×	○	○	○	○
8	12	×	×	○	×	×	○
9	13	×	×	○	×	×	○

[0042] At 0.5% of the bismuth content of the upper tin-bismuth plating, the whisker occurred as shown in (Table 8). Moreover, the fall of the wettability according [a tin-bismuth] compared with tin, to occurrence of the big crack more than at bismuth content 10wt% of the upper tin-bismuth plating at the time of 0.15mm of bend radius since it is brittle was seen. Therefore, the desirable plating layer bismuth content in this case is 1 - 9wt%. Bismuth content desirable [at the time of 0.25mm of bend radius] from a wettability being good to 10% of bismuth content is 1 - 10wt%. In addition, in this example, the result with the tin-bismuth of a lower layer [thickness / plating] same also in the desirable plating thickness domain which they showed in the above-mentioned examples 4-6 although 6 micrometers and the upper tin-bismuth showed the example which is 4 micrometers was obtained.

[0043]

[Example 9] After having changed bismuth content into the test sample which makes 42 alloys a material like the example 1 and carrying out tin-bismuth plating of a lower layer, the tin-bismuth plating of 5% of bismuth content was performed and evaluated on it. The tin-bismuth of a lower layer [thickness / plating] is / 6 micrometers and the upper tin-bismuth / about 4 micrometers. The result is as being shown in (Table 9).

[0044]

[Table 9]

(表9)

No.	下層のSn-Biの Bi含有率(wt%)	曲げ半径0.15mm			曲げ半径0.25mm		
		クラック	濡れ性	欠陥	クラック	濡れ性	欠陥
1	0.0001	○	○	○	○	○	○
2	0.001	○	○	○	○	○	○
3	0.01	○	○	○	○	○	○
4	0.1	○	○	○	○	○	○
5	0.2	○	○	○	○	○	○
6	0.5	○	○	○	○	○	○
7	0.9	○	○	○	○	○	○
8	1	×	×	○	○	○	○
9	2	×	×	○	×	×	○

[0045] Since the fall of the wettability by occurrence of a crack was seen more than at bismuth content 1wt% of the tin-bismuth plating of a lower layer at the time of 0.15mm of bend radius as shown in (Table 9), the desirable plating layer bismuth content in this case is 0.0001 - 0.9wt%. Bismuth content desirable [at the time of 0.25mm of bend radius] from a wettability being good to 1% of bismuth content is 0.0001 - 1wt%. In addition, in this example, the result with the tin-bismuth of a lower layer thickness / plating] same also in the desirable plating thickness domain which they showed in the above-mentioned examples 4-6 although about 6 micrometers and the upper tin-bismuth showed the example which is about 4 micrometers was obtained.

[0046] Moreover, in the desirable plating thickness domain shown in the examples 1-9, corrosion resistance was all good. Furthermore, although here showed the example of a 42 alloy lead, the result with the same said of the 42 alloy lead and copper-alloy lead which carried out copper plating was obtained.

[0047]

[Effect of the Invention] According to this invention, the plating to a semiconductor device lead The two-layer structure of a tin-bismuth (upper layer) and tin (lower layer), Or by considering as the two-layer structure with the parvus tin-bismuth of bismuth content from the tin-bismuth with bismuth content larger than the tin-bismuth of a lower layer, and the upper tin-bismuth There was no fall of the wettability accompanied by occurrence of the crack by bending at the time of molding of a lead, and there was also no occurrence of a whisker, and it was enabled to realize the semiconductor device excellent in reliabilities, such as corrosion resistance, and its package structure.

[0048] Moreover, according to this invention, the pulse-like current wave form was applied, the smooth plating front face which does not have a wen-like precipitation, a mustache-like precipitation, etc. by forming the two-layer plating layer of a tin-bismuth with which bismuth content is different to a lead base material was obtained, moreover the plating in high current density called 5-30A/dm² was attained, and large compaction of plating time was attained.

[Translation done.]

WEST☐ **Generate Collection**

L3: Entry 23 of 32

File: JPAB

Nov 30, 1999

PUB-NO: JP411330340A

DOCUMENT-IDENTIFIER: JP 11330340 A

TITLE: SEMICONDUCTOR DEVICE AND MOUNTING STRUCTURE THEREOF

PUBN-DATE: November 30, 1999

INVENTOR-INFORMATION:

NAME

OKUDAIRA, HIROAKI

INABA, KICHIJI

COUNTRY

N/A

N/A

ASSIGNEE-INFORMATION:

NAME

HITACHI LTD

COUNTRY

N/A

APPL-NO: JP10139484

APPL-DATE: May 21, 1998

INT-CL (IPC): H01L 23/50; C22C 13/02; C23C 28/02; C25D 5/10; C25D 7/12

ABSTRACT:

PROBLEM TO BE SOLVED: To prevent cracks from occurring in a lead, by a method wherein a lead is possessed of a lower plating film of tin or tin-bismuth alloy, an upper plating film of tin-bismuth alloy which is higher in bismuth content than the lower plating film, and both films are formed on the surface of the lead base material of the lead.

SOLUTION: A lower plating film 7 is formed of tin whose bismuth content is 0 to 1 wt.% or tin-bismuth alloy, whereby cracks are prevented from occurring in a lead when the lead is bent in a lead forming process, and the lead is prevented from deteriorating in wettability. An upper plating film 8 is formed of tin-bismuth alloy which is 1 to 10 wt.% in bismuth content, whereby an electrical short circuit can be prevented from occurring between leads which are narrow in space between them and easy to produce whiskers, cracks are prevented from occurring in the leads when the leads are bent in a lead forming process, and the leads are prevented from deteriorating in wettability. Moreover, A lead can be plated with lead-free solder which is excellent in corrosion resistance and harmless.

COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-330340

(43) 公開日 平成11年(1999)11月30日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 L 23/50

H 0 1 L 23/50

D

C 2 2 C 13/02

C 2 2 C 13/02

C 2 3 C 28/02

C 2 3 C 28/02

C 2 5 D 5/10

C 2 5 D 5/10

7/12

7/12

審査請求 未請求 請求項の数 8 O L (全 10 頁)

(21) 出願番号

特願平10-139484

(22) 出願日

平成10年(1998)5月21日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 奥平 弘明

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所生産技術研究所内

(72) 発明者 稲葉 吉治

東京都小平市浄水本町五丁目20番1号 株

式会社日立製作所半導体事業部内

(74) 代理人 弁理士 高橋 明夫 (外1名)

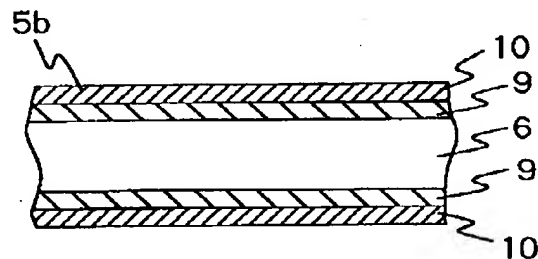
(54) 【発明の名称】 半導体装置およびその実装構造体

(57) 【要約】

【課題】鉛フリーはんだめっきを用いて、クラックの発生を防止して濡れ性の低下がなく、しかも耐ウィスカ性、耐食性などに優れた曲げ成形されたリードを有する信頼性の高い半導体装置を実現して、基板に濡れ性を低下させることなく高信頼度ではんだ接続実装できるようにした半導体装置およびその実装構造体を提供することにある。

【解決手段】本発明は、曲げ成形されたリードを有する半導体装置において、前記リードを、リード基材の表面に、ビスマス含有量が0~1wt%のすずまたはすず-ビスマス合金からなる下層めっき膜と、ビスマス含有量が1~10wt%のすず-ビスマス合金からなる上層めっき膜とを有して形成したことを特徴とする。

図 3



【特許請求の範囲】

【請求項1】 曲げ成形されたリードを有する半導体装置において、前記リードを、リード基材の表面に、すずまたはすず-ビスマス合金からなる下層めっき膜と、該下層めっき膜におけるビスマス含有量よりも大きなビスマス含有量を有するすず-ビスマス合金からなる上層めっき膜とを有して形成したことを特徴とする半導体装置。

【請求項2】 曲げ成形されたリードを有する半導体装置において、

前記リードを、リード基材の表面に、ビスマス含有量が0～1wt%のすずまたはすず-ビスマス合金からなる下層めっき膜と、ビスマス含有量が1～10wt%のすず-ビスマス合金からなる上層めっき膜とを有して形成したことを特徴とする半導体装置。

【請求項3】 前記下層めっき膜の厚さが1～14μmで、前記上層めっき膜の厚さが1～12μmであることを特徴とする請求項1または2記載の半導体装置。

【請求項4】 前記下層めっき膜の厚さが1～9μmで、前記上層めっき膜の厚さが1～9μmであることを特徴とする請求項1または2記載の半導体装置。

【請求項5】 前記2層のめっき膜において、クラックおよびウィスカの発生を防止したことを特徴とする請求項1または2または3または4記載の半導体装置。

【請求項6】 前記リード基材の表面には、1～10μmの膜厚の銅めっきが施されたことを特徴とする請求項1または2または3または4または5記載の半導体装置。

【請求項7】 リード基材の表面に、すずまたはすず-ビスマス合金からなる下層めっき膜と、該下層めっき膜におけるビスマス含有量よりも大きなビスマス含有量を有するすず-ビスマス合金からなる上層めっき膜とを有する曲げ成形された複数のリードを備えた半導体装置を、前記複数のリードを基板上の電極にはんだ接続して実装したことを特徴とする半導体装置の実装構造体。

【請求項8】 リード基材の表面に、ビスマス含有量が0～1wt%のすずまたはすず-ビスマス合金からなる下層めっき膜と、ビスマス含有量が1～10wt%のすず-ビスマス合金からなる上層めっき膜とを有する曲げ成形された複数のリードを備えた半導体装置を、前記複数のリードを基板上の電極にはんだ接続して実装したことを特徴とする半導体装置の実装構造体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、リード基材の表面に鉛を含まない2層のめっき膜を形成し、曲げ成形されたリードを有する半導体装置に関する。

【0002】

【従来の技術】 IC、LSIなどの半導体素子は、いわゆるパッケージング工程において、リードフレーム上に固着された後、ワイヤボンディングなどによりリードフ

レームと電気的に接続され、さらにモールド樹脂によりモールドされる。そして、基板などの外部回路とはんだ等を用いて接続するために、モールド樹脂の外側に露出したリードには、主に鉛を10～40wt%含むすず-鉛合金、いわゆる鉛はんだめっきが施され、その後リードはフレームから切断され、所定の形状に曲げ成形される。このように、リードに対するめっきは、はんだ濡れ性、耐熱性、耐ウィスカ性、密着性、折り曲げ性、耐食性等の特性が要求される。しかしながら、鉛はんだめっきはこれらの要求特性を全て満足し、現行製品に広く使用されている。

【0003】

【発明が解決しようとする課題】 近年の環境問題の中で鉛による環境汚染が大きな問題となっている。鉛はんだに関しては、家電製品、自動車部品などの電気部品の接合材料として広く使用されており、これらが廃棄物としてシュレッダーダスト化され屋外に廃棄されたとき、酸性雨等の酸性雰囲気にはんだ中の鉛が溶出して、地下水を汚染することが問題となってきている。そこで、鉛を含まないいわゆる鉛フリーはんだの開発が進められ、Sn-Ag-Bi系、Sn-Zn-Bi系等の鉛フリーはんだが開発されている。更に、鉛フリーはんだに対応する鉛フリーはんだめっきの開発も進められ、めっき膜材料としてはパラジウム、すず-亜鉛合金（特開平4-212443号公報）、すず-銀合金、すず-ビスマス合金などが挙げられている。しかし、これらの合金めっき膜はいずれも大きな課題がある。パラジウムは耐食性の点でリード材の主流である42アロイには適用できない。すず-亜鉛合金は酸化されやすく濡れ性が劣り、ウィスカも発生しやすい。すず-銀合金は加熱により表面が青く変色して濡れ性が低下する。すず-ビスマス合金は硬く、脆いため上記の半導体素子の成形工程においてリードを曲げたときにめっき膜にクラックが生じる。そのため、リードを折り曲げた後に加熱工程を通すとリード表面が酸化され、濡れ性が低下する。また、耐食性も低下する。このようにいずれのすず合金も大きな課題があるため、従来のすず-鉛合金の代替めっき膜として用いることはできない。

【0004】 また、東芝技術公開集VOL. 15-62、発行番号97-0647、第61頁および第62頁（発行日：1997-9-29）には、リード母材部分に下地めっき部分としてSnめっきまたはSn合金めっきを施し、表面めっき部分にSnベースで2元以上の合金めっき（たとえばSnAg、SnZn、SnBiなど）を施すことが記載されている。しかしながら、クラックやウィスカの発生を無くすことについては、考慮されていない。

【0005】 本発明の目的は、上記従来技術の課題を解決すべく、鉛フリーはんだめっきを用いて、クラックの発生を防止して濡れ性の低下がなく、しかも耐ウィスカ

性、耐食性などに優れた曲げ成形されたリードを有する信頼性の高い半導体装置を実現して、基板に濡れ性を低下させることなく高信頼度ではんだ接続実装できるようにした半導体装置およびその実装構造体を提供することにある。

【0006】

【課題を解決するための手段】上記目的を達成するために、本発明は、曲げ成形されたリードを有する半導体装置において、前記リードを、リード基材の表面に、すずまたはすずービスマス合金からなる下層めっき膜と、該下層めっき膜におけるビスマス含有量よりも大きなビスマス含有量を有するすずービスマス合金からなる上層めっき膜とを有して形成したことを特徴とする。また、本発明は、曲げ成形されたリードを有する半導体装置において、前記リードを、リード基材の表面に、ビスマス含有量が0～1wt%のすずまたはすずービスマス合金からなる下層めっき膜と、ビスマス含有量が1～10wt%のすずービスマス合金からなる上層めっき膜とを有して形成したことを特徴とする。

【0007】また、本発明は、前記半導体装置において、2層のめっき膜の厚さを $10 \pm 5 \mu\text{m}$ とした場合、前記下層めっき膜の厚さが $1 \sim 14 \mu\text{m}$ で、前記上層めっき膜の厚さが $1 \sim 12 \mu\text{m}$ であることを特徴とする。また、本発明は、前記半導体装置において、2層のめっき膜の厚さを $10 \mu\text{m}$ 程度にした場合、前記下層めっき膜の厚さが $1 \sim 9 \mu\text{m}$ で、前記上層めっき膜の厚さが $1 \sim 9 \mu\text{m}$ であることを特徴とする。また、本発明は、前記半導体装置において、2層のめっき膜の厚さを $5 \mu\text{m}$ 程度にした場合、前記下層めっき膜の厚さが $1 \sim 4 \mu\text{m}$ で、前記上層めっき膜の厚さが $1 \sim 4 \mu\text{m}$ であることを特徴とする。また、本発明は、前記半導体装置において、2層のめっき膜の厚さを $15 \mu\text{m}$ 程度にした場合、前記下層めっき膜の厚さが $4 \sim 14 \mu\text{m}$ で、前記上層めっき膜の厚さが $1 \sim 11 \mu\text{m}$ であることを特徴とする。また、本発明は、前記半導体装置において、前記2層のめっき膜において、クラックおよびウイスカの発生を防止したことを特徴とする。

【0008】特に、下層めっき膜においてビスマス含有量を1wt%以下にすることによってクラックの発生を防止し、上層めっき膜においてビスマス含有量を1wt%以上にすることによってウイスカの発生を防止すると共に10wt%以下にすることによってクラックの発生を防止することにある。

【0009】また、本発明は、前記半導体装置において、前記リード基材の表面には、 $1 \sim 10 \mu\text{m}$ の膜厚の銅めっきが施されたことを特徴とする。また、本発明は、リード基材の表面に、すずまたはすずービスマス合金からなる下層めっき膜と、該下層めっき膜におけるビスマス含有量よりも大きなビスマス含有量を有するすずービスマス合金からなる上層めっき膜とを有する曲げ成

形された複数のリードを備えた半導体装置を、前記複数のリードを基板上の電極にはんだ接続して実装したことを特徴とする半導体装置の実装構造体である。

【0010】また、本発明は、リード基材の表面に、ビスマス含有量が0～1wt%のすずまたはすずービスマス合金からなる下層めっき膜と、ビスマス含有量が1～10wt%のすずービスマス合金からなる上層めっき膜とを有する曲げ成形された複数のリードを備えた半導体装置を、前記複数のリードを基板上の電極にはんだ接続して実装したことを特徴とする半導体装置の実装構造体である。また、本発明は、パルス状の電流波形を印加してこぶ状析出やひげ状析出のない平滑なすずービスマクめっき表面を得ることを特徴とする。

【0011】以上説明したように、前記構成によれば、リード成形時の折り曲げによるクラックの発生に伴う濡れ性の低下がなく、かつウイスカの発生もなく、耐食性などに優れた半導体装置およびその実装構造体を製造することが可能となった。また、前記構成によれば、ビスマス含有量が異なるすずービスマスの2層めっきを、パルス状の電流波形の適用によりこぶ状析出やひげ状析出のない平滑なめっき表面を得ることができ、しかも $5 \sim 30 \text{ A/dm}^2$ という高電流密度でのめっきが可能となり、めっき時間の大幅な短縮を実現することができる。

【0012】

【発明の実施の形態】本発明に係る半導体装置およびその実装構造体の実施の形態について図を用いて説明する。図1には、本発明に係る半導体装置の実施の形態の全体を示す概略構成図である。半導体装置は、半導体素子と熱膨張率があわせられた鉄-Ni合金である42アロイまたはその表面に $1 \sim 10 \mu\text{m}$ の厚さの銅めっきが施されたリードフレーム（リード基材）2上にIC、LSIなどの半導体素子1を固定した後、半導体素子1の電極をワイヤボンディング3などによりリードフレームと電気的に接続し、モールド樹脂4により樹脂封止されて製造される。そして、モールド樹脂4の外側に露出したリードフレーム（リード基材）6に対して、脱脂、酸洗処理したのち、有機酸、有機酸すず、有機酸ビスマスおよび添加剤からなるめっき液を用いて、パルス状の電流波形を印加して、図2および図3に示すように、表面に、ビスマス含有量が0～1wt%のすずまたはすずービスマス合金からなる下層めっき膜（厚さが $1 \sim 14 \mu\text{m}$ ）7、9と、ビスマス含有量が1～10wt%のすずービスマス合金からなる上層めっき膜（厚さが $1 \sim 12 \mu\text{m}$ ）8、10とをめっきする。その後、リード5a、5bは、フレームから切断され、所定形状に折り曲げ成形されて形成される。以上により、本発明に係る半導体装置が完成されることになる。このように完成された半導体装置のリード5は、基板などの外部回路に設けられた電極と鉛フリーはんだ等を用いてはんだ接続（はんだ接合）されて実装されることになる。

【0013】図2には、リード基材6の表面に、下層すずめっき膜(2層の厚さを10 μ m程度にした場合厚さが1~9 μ m)7と上層すずービスマス合金めっき膜

(2層の厚さを10 μ m程度にした場合厚さが1~9 μ m)8との2層構造の場合を示す。図3には、リード基材6の表面に、クラックの発生しにくいビスマス含有率の低い(1wt%以下)下層すずービスマス合金めっき膜(2層の厚さを10 μ m程度にした場合厚さが2~9 μ m)9と、それよりビスマス含有率が高く(1wt%以上)ウィスカが発生しない上層すずービスマス合金め

10 っき膜(2層の厚さを10 μ m程度にした場合厚さが1~8 μ m)10との2層構造の場合を示す。
【0014】下層めっき膜7、9として、ビスマス含有量が0~1wt%のすずまたはすずービスマス合金からなることにより、リード成形時の折り曲げ(規格は曲げ半径がリード基材の厚さと同じ0.15mm、現実には曲げ半径が0.25mm程度である。)によるクラックの発生が防止されて濡れ性の低下をなくすことができ、上層めっき膜8、10として、ビスマス含有量が1~10wt%のすずービスマス合金からなることにより、ウ

ィスカ発生しやすいため間隔の狭いリードでもウィスカ発生による電氣的短絡を防止し、しかもリード成形時の折り曲げによるクラックの発生を防止して濡れ性の低下をなくすことができ、更に優れた耐食性を有する害のない鉛フリーはんだめっきを施すことができる。即ち、下層のすずまたはすずービスマス合金めっき膜7、9の上に、一定量(1wt%)以上のビスマスを含有する上層すずービスマスめっき膜8、10を形成すれば、ビスマスは鉛同様ウィスカの発生を防止する作用があるため、下層のめっき膜7、9によるウィスカの発生を防止する

10

20

30

40

そのため、ビスマス含有率1%以下のすずまたはすずービスマスめっき膜7、9を下層に、ビスマス含有率1%以上のすずービスマスめっき膜8、10を上層に形成すればよい。リードフレームの基材は、鉄-Ni合金である42アロイでも42アロイに銅めっきを施したのもでも銅合金でも特に制限するものではない。また、めっき用の電流波形は、直流でもパルスでも良いが、すずービスマスめっきに対してはパルス状電流波形を印加することが有効であり、こぶ状析出、ひげ状析出等のない平滑なめっき表面が得られ、また、5~30A/dm²という大きな電流密度でのめっきが可能となりめっき時間の短縮が図れる。。パルス波形は矩形波が良く、通電時間および休止時間は0.001秒~10秒の間から任意に選んだ値でよいが、特に通電時間および休止時間が0.01秒~1秒で、通電時間と休止時間の比が0.2~0.8であることが好ましい。

【0016】次に、本発明に係る鉛フリーはんだ2層めっき膜構造についての実験例について説明する。

【0017】

20 【実施例1】42アロイを基材とする幅3mm、長さ15mm、厚さ0.15mmのリードを10本連ねたテストサンプルを脱脂、酸洗処理した後、硫酸100g/l、硫酸第一すず60g/l、添加剤30ml/lからなるめっき液を用いてすずめっきを行った。室温、電流密度2A/dm²である。続いて有機酸、有機酸すず(すず濃度55g/l)、有機酸ビスマス(ビスマス濃度4.7g/l)および添加剤30ml/lからなるめっき液を用いてすずービスマスめっきを行った。液温40℃、電流密度10A/dm²である。めっき膜厚は両者合わせて10 \pm 5 μ m程度が望ましいことから10 μ m程度となるよう(表1)に示すような組み合わせとした。めっきの終了したサンプルを1本ずつのリードに切り離し、以下の評価を行った。曲げ半径0.15mmおよび0.25mmの曲げ治具を用いて90°曲げ試験を行い、曲げ部のクラックの発生状況を顕微鏡で観察した。ついでそのサンプルを150℃で168時間加熱し、ディップ法により濡れ性を評価した。また、温度85℃、湿度85%の環境に336時間放置した後のウィスカの発生状況を顕微鏡で観察した。その結果は(表1)に示すとおりである。

【0018】

【表1】

(表1)

No.	めっき厚(μm)		曲げ半径0.15mm			曲げ半径0.25mm		
	Sn-Bi	Sn	クラック	濡れ性	ウイカ	クラック	濡れ性	ウイカ
1	0.5	9.5	○	○	×	○	○	×
2	1	9	○	○	○	○	○	○
3	2	8	○	○	○	○	○	○
4	4	6	○	○	○	○	○	○
5	5	5	○	○	○	○	○	○
6	6	4	○	○	○	○	○	○
7	8	2	○	○	○	○	○	○
8	9	1	×	×	○	×	○	○
9	9.5	0.5	×	×	○	×	×	○

【0019】なお、曲げ半径0.15mmは、基材の厚さと同じである規格値である。曲げ半径0.25mmは、実際の製品の曲げ半径を示す。(表1)に示すとおり曲げ半径0.15mmのときはすずービスマスめっき膜厚0.5 μm ではウイカが発生し、また、すずめっき膜厚1 μm 以下ではクラックによる濡れ性の低下がみられた。従って、この場合の好ましいめっき膜厚はすずービスマスが1~8 μm 、すずが2~9 μm である。曲げ半径0.25mmのときは、すずービスマスが9 μm のときクラックの発生は有るものの濡れ性は良好である*

(表2)

No.	めっき厚(μm)		曲げ半径0.15mm			曲げ半径0.25mm		
	Sn-Bi	Sn	クラック	濡れ性	ウイカ	クラック	濡れ性	ウイカ
1	0.5	4.5	○	○	×	○	○	×
2	1	4	○	○	○	○	○	○
3	2	3	○	○	○	○	○	○
4	3	2	○	○	○	○	○	○
5	4	1	×	×	○	×	○	○
6	4.5	0.5	×	×	○	×	×	○

【0022】(表2)に示すとおり曲げ半径0.15mmのときはすずービスマスめっき膜厚0.5 μm ではウイカが発生し、また、すずめっき膜厚1 μm 以下ではクラックによる濡れ性の低下がみられた。従って、この場合の好ましいめっき膜厚はすずービスマスが1~3 μm 、すずが2~4 μm である。曲げ半径0.25mmのときは、すずービスマスが4 μm のときクラックの発生は有るものの濡れ性は良好であることから、好ましいめっき膜厚はすずービスマスが1~4 μm 、すずが1~4※

*ことから、好ましいめっき膜厚はすずービスマスが1~9 μm 、すずが1~9 μm である。

【0020】

【実施例2】実施例1と同様に、42アロイを素材とするテストサンプルにすずおよびすずービスマスめっきを行い、評価した。めっき膜厚は両者合計で5 μm 程度である。その結果は(表2)に示すとおりである。

【0021】

【表2】

※ μm である。

【0023】

【実施例3】実施例1と同様に、42アロイを素材とするテストサンプルにすずおよびすずービスマスめっきを行い、評価した。めっき膜厚は両者合計で15 μm 程度である。その結果は(表3)に示すとおりである。

【0024】

【表3】

(表3)

No.	めっき厚(μm)		曲げ半径0.15mm			曲げ半径0.25mm		
	Sn-Bi	Sn	クラック	濡れ性	ウレシ	クラック	濡れ性	ウレシ
1	0.5	14.5	○	○	×	○	○	×
2	1	14	○	○	○	○	○	○
3	3	12	○	○	○	○	○	○
4	5	10	○	○	○	○	○	○
5	7	8	○	○	○	○	○	○
6	10	5	○	○	○	○	○	○
7	12	3	×	○	○	○	○	○
8	13	2	×	×	○	×	×	○
9	14	1	×	×	○	×	×	○
10	14.5	0.5	×	×	○	×	×	○

【0025】(表3)に示すとおり曲げ半径0.15mmのときはすず-ビスマスめっき膜厚0.5 μm ではウレシが発生する。また、めっき膜が厚くなったため、すずめっき膜厚3 μm 以下でクラックが発生するが濡れ性の低下がみられるのは2 μm からである。従って、この場合の好ましいめっき膜厚はすず-ビスマスが1~12 μm 、すずが3~14 μm である。曲げ半径0.25mmのときは、すず-ビスマスが2 μm のときクラックが発生し、濡れ性の低下がみられることから、好ましいめっき膜厚はすず-ビスマスが1~12 μm 、すずが3~14 μm である。なお、42アロイに1~10 μm の銅めっきを付けたテストサンプルおよび銅合金のテスト*

(表4)

No.	めっき厚(μm)		曲げ半径0.15mm			曲げ半径0.25mm		
	Sn-Bi上層	Sn-Bi下層	クラック	濡れ性	ウレシ	クラック	濡れ性	ウレシ
1	0.5	9.5	○	○	×	○	○	×
2	1	9	○	○	○	○	○	○
3	2	8	○	○	○	○	○	○
4	4	6	○	○	○	○	○	○
5	6	4	○	○	○	○	○	○
6	7	3	○	○	○	○	○	○
7	8	2	×	×	○	×	○	○
8	9	1	×	×	○	×	×	○

【0028】(表4)に示すとおり曲げ半径0.15mmのときは上層のすず-ビスマスめっき膜厚0.5 μm ではウレシが発生し、また、すず-ビスマスめっき膜はすずめっき膜に比べて脆いため、下層のすず-ビスマスめっき膜厚2 μm 以下ではクラックによる濡れ性の低下がみられた。従って、この場合の好ましいめっき膜厚は上層のすず-ビスマスが1~7 μm 、下層のすず-ビ※50

*サンプルにおいても上記の実施例1~3と同じ結果が得られた。

20 【0026】

【実施例4】実施例1と同様に、42アロイを素材とするテストサンプルにビスマス含有率0.3%のすず-ビスマスめっきをした後、その上にビスマス含有率5%のすず-ビスマスめっきを行い、評価した。めっき膜厚は両者合計で10 μm 程度である。その結果は(表4)に示すとおりである。

【0027】

【表4】

※スマスが3~9 μm である。曲げ半径0.25mmのときは、下層のすず-ビスマスが8 μm のときクラックの発生は有るものの濡れ性は良好であることから、好ましいめっき膜厚は上層のすず-ビスマスが1~8 μm 、下層のすず-ビスマスが2~9 μm である。

【0029】本例では上層、下層ともにすず-ビスマスめっきであるため、パルス電流の適用により、電流密度

1.1

1.0 A/dm²でのめっきが可能となり、パルスの通電時間と休止時間の比を1とすると1.0 μmをめっきするのに必要なめっき時間は4分でよい。

【0030】

【実施例5】実施例1と同様に、42アロイを素材とするテストサンプルにビスマス含有率0.3%のすず-ビ*

1.2

*スマスめっきをした後、その上にビスマス含有率5%のすず-ビスマスめっきを行い、評価した。めっき膜厚は両者合計で5 μm程度である。その結果は(表5)に示すとおりである。

【0031】

【表5】

(表5)

No.	めっき厚(μm)		曲げ半径0.15mm			曲げ半径0.25mm		
	Sn-Bi上層	Sn-Bi下層	クラック	濡れ性	ウレシ	クラック	濡れ性	ウレシ
1	0.5	4.5	○	○	×	○	○	×
2	1	4	○	○	○	○	○	○
3	2	3	○	○	○	○	○	○
4	2.5	2.5	○	○	○	○	○	○
5	3	2	×	×	○	×	○	○
6	4	1	×	×	○	×	×	○

【0032】(表5)に示すとおり曲げ半径0.15mmのときは上層のすず-ビスマスめっき膜厚0.5 μmではウレシが発生し、また、下層のすず-ビスマスめっき膜厚2 μm以下ではクラックによる濡れ性の低下がみられた。従って、この場合の好ましいめっき膜厚は上層のすず-ビスマスが1~2.5 μm、下層のすず-ビスマスが2.5~4 μmである。曲げ半径0.25mmのときは、下層のすず-ビスマスが2 μmのときクラックの発生は有るものの濡れ性は良好であることから、好ましいめっき膜厚は上層のすず-ビスマスが1~3 μm ※

(表6)

※m、下層のすず-ビスマスが2~4 μmである。

【0033】

【実施例6】実施例1と同様に、42アロイを素材とするテストサンプルにビスマス含有率0.3%のすず-ビスマスめっきをした後、その上にビスマス含有率5%のすず-ビスマスめっきを行い、評価した。めっき膜厚は両者合計で15 μm程度である。その結果は(表6)に示すとおりである。

【0034】

【表6】

No.	めっき厚(μm)		曲げ半径0.15mm			曲げ半径0.25mm		
	Sn-Bi上層	Sn-Bi下層	クラック	濡れ性	ウレシ	クラック	濡れ性	ウレシ
1	0.5	14.5	○	○	×	○	○	×
2	1	14	○	○	○	○	○	○
3	3	12	○	○	○	○	○	○
4	5	10	○	○	○	○	○	○
5	7	8	○	○	○	○	○	○
6	10	5	○	○	○	○	○	○
7	11	4	×	×	○	×	○	○
8	12	3	×	×	○	×	×	○
9	13	2	×	×	○	×	×	○

【0035】(表6)に示すとおり曲げ半径0.15mmのときは上層のすず-ビスマスめっき膜厚0.5 μmではウレシが発生し、また、下層のすず-ビスマスめっき膜厚4 μm以下ではクラックによる濡れ性の低下がみられた。従って、この場合の好ましいめっき膜厚は上層のすず-ビスマスが1~10 μm、下層のすず-ビスマスが5~14 μmである。曲げ半径0.25mmのときは、下層のすず-ビスマスが4 μmのときクラックの★50

★発生は有るものの濡れ性は良好であることから、好ましいめっき膜厚は上層のすず-ビスマスが1~11 μm、下層のすず-ビスマスが4~14 μmである。

【0036】

【実施例7】実施例1と同様に、42アロイを素材とするテストサンプルにすずめっきをした後、その上にビスマス含有率を変えてすず-ビスマスめっきを行い、評価した。めっき膜厚はすずが6 μm、すず-ビスマスが4

μm 程度である。その結果は(表7)に示すとおりである。 *【0037】

*
(表7)

No.	Sn-BiのBi 含有率(wt%)	曲げ半径0.15mm			曲げ半径0.25mm		
		クラック	濡れ性	ウレシ	クラック	濡れ性	ウレシ
1	0.5	○	○	×	○	○	×
2	1	○	○	○	○	○	○
3	3	○	○	○	○	○	○
4	6	○	○	○	○	○	○
5	8	○	○	○	○	○	○
6	10	○	○	○	○	○	○
7	11	×	×	○	○	○	○
8	12	×	×	○	×	×	○
9	13	×	×	○	×	×	○

【0038】(表7)に示すとおり上層のすずービスマスめっきのビスマス含有率0.5%ではウレシが発生した。また、曲げ半径0.15mmのとき、すずービスマスめっき膜のビスマス含有率1wt%以上では大きなクラックの発生による濡れ性の低下がみられた。従って、この場合の好ましいすずービスマスめっき膜のビスマス含有率は1~10wt%である。曲げ半径0.25mmのときは、ビスマス含有率1%まで濡れ性は良好であることから、好ましいビスマス含有率は1~11wt%である。

【0039】なお、本実施例ではめっき膜厚が下層のすずが6 μm 程度、上層のすずービスマスが4 μm 程度の※30

※例を示したが、上記の実施例1~3で示した好ましいめっき膜厚範囲でも同様の結果が得られた。

【0040】

【実施例8】実施例1と同様に、42アロイを素材とするテストサンプルにビスマス含有率0.3%のすずービスマスめっきをした後、その上にビスマス含有率を変えてすずービスマスめっきを行い、評価した。めっき膜厚は下層のすずービスマスが6 μm 、上層のすずービスマスが4 μm 程度である。その結果は(表8)に示すとおりである。

【0041】

【表8】

No.	上層のSn-Biの Bi含有率(wt%)	曲げ半径0.15mm			曲げ半径0.25mm		
		クラック	濡れ性	ウレシ	クラック	濡れ性	ウレシ
1	0.5	○	○	×	○	○	×
2	1	○	○	○	○	○	○
3	3	○	○	○	○	○	○
4	5	○	○	○	○	○	○
5	7	○	○	○	○	○	○
6	9	○	○	○	○	○	○
7	10	×	×	○	○	○	○
8	12	×	×	○	×	×	○
9	13	×	×	○	×	×	○

【0042】(表8)に示すとおり上層のすずービスマスめっきのビスマス含有率0.5%ではウレシが発生した。また、すずービスマスはすずに比べて脆いため、曲げ半径0.15mmのときは上層のすずービスマスめ

★っきのビスマス含有率10wt%以上で大きなクラックの発生による濡れ性の低下がみられた。従って、この場合の好ましいめっき膜ビスマス含有率は1~9wt%である。曲げ半径0.25mmのときは、ビスマス含有率

10%まで濡れ性は良好であることから、好ましいビスマス含有率は1~10wt%である。なお、本実施例ではめっき膜厚が下層のすず-ビスマスが6 μ m、上層のすず-ビスマスが4 μ mの例を示したが、上記の実施例4~6で示した好ましいめっき膜厚範囲でも同様の結果が得られた。

【0043】

【実施例9】実施例1と同様に、42アロイを素材とす*

(表9)

No.	下層のSn-Biの Bi含有率(wt%)	曲げ半径0.15mm			曲げ半径0.25mm		
		クラック	濡れ性	ウイカ	クラック	濡れ性	ウイカ
1	0.0001	○	○	○	○	○	○
2	0.001	○	○	○	○	○	○
3	0.01	○	○	○	○	○	○
4	0.1	○	○	○	○	○	○
5	0.2	○	○	○	○	○	○
6	0.5	○	○	○	○	○	○
7	0.9	○	○	○	○	○	○
8	1	×	×	○	○	○	○
9	2	×	×	○	×	×	○

【0045】(表9)に示すとおり曲げ半径0.15mmのとき、下層のすず-ビスマスめっきのビスマス含有率1wt%以上でクラックの発生による濡れ性の低下がみられたことから、この場合の好ましいめっき膜ビスマス含有率は0.0001~0.9wt%である。曲げ半径0.25mmのときは、ビスマス含有率1%まで濡れ性は良好であることから、好ましいビスマス含有率は0.0001~1wt%である。なお、本実施例ではめっき膜厚が下層のすず-ビスマスが6 μ m程度、上層のすず-ビスマスが4 μ m程度の例を示したが、上記の実施例4~6で示した好ましいめっき膜厚範囲でも同様の結果が得られた。

【0046】また、実施例1~9で示した好ましいめっき膜厚範囲ではいずれも耐食性は良好であった。さらに、ここでは42アロイリードの例について示したが、銅めっきをした42アロイリード、銅合金リードについても同様の結果がえられた。

【0047】

【発明の効果】本発明によれば、半導体素子リードへのめっきをすず-ビスマス(上層)とすず(下層)の2層構造、または下層のすず-ビスマスよりビスマス含有率の大きいすず-ビスマスと上層のすず-ビスマスよりビスマス含有率の小さいすず-ビスマスとの2層構造とすることにより、リードの成型時の折り曲げによるクラックの発生に伴う濡れ性の低下がなく、かつ、ウイカの※

*るテストサンプルにビスマス含有率を変えて下層のすず-ビスマスめっきをした後、その上にビスマス含有率5%のすず-ビスマスめっきを行い、評価した。めっき膜厚は下層のすず-ビスマスが6 μ m、上層のすず-ビスマスが4 μ m程度である。その結果は(表9)に示すとおりである。

【0044】

【表9】

※発生もなく、耐食性など信頼性に優れた半導体装置およびその実装構造体を実現することが可能となった。

【0048】また、本発明によれば、パルス状の電流波形を適用して、リード基材に対してビスマス含有率の異なるすず-ビスマスの2層めっき膜を形成することにより、こぶ状析出、ひげ状析出等のない平滑なめっき表面が得られ、しかも5~30A/dm²という高電流密度でのめっきが可能となり、めっき時間の大幅な短縮が可能となった。

【図面の簡単な説明】

【図1】本発明に係る半導体装置の一実施の形態を示す断面図である。

【図2】本発明に係るリードの一実施の形態を示す断面図である。

【図3】本発明に係るリードの他の一実施の形態を示す断面図である。

【符号の説明】

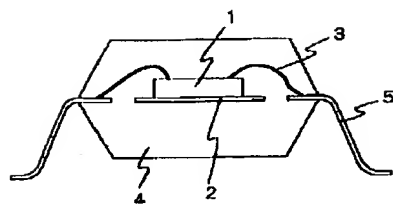
1…半導体素子、2…リードフレーム、3…ボンディングワイヤ、4…モールド樹脂、5、5a、5b…モールド樹脂の外側に露出したリード、6…リード基材、7…すずめっき膜、8…すず-ビスマス合金めっき膜、9…ビスマス含有率の低いすず-ビスマス合金めっき膜、10…ビスマス含有率の高いすず-ビスマス合金めっき膜。

(10)

特開平11-330340

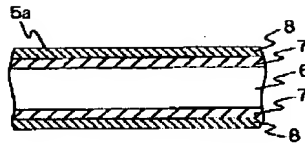
【図1】

図 1



【図2】

図 2



【図3】

図 3

